

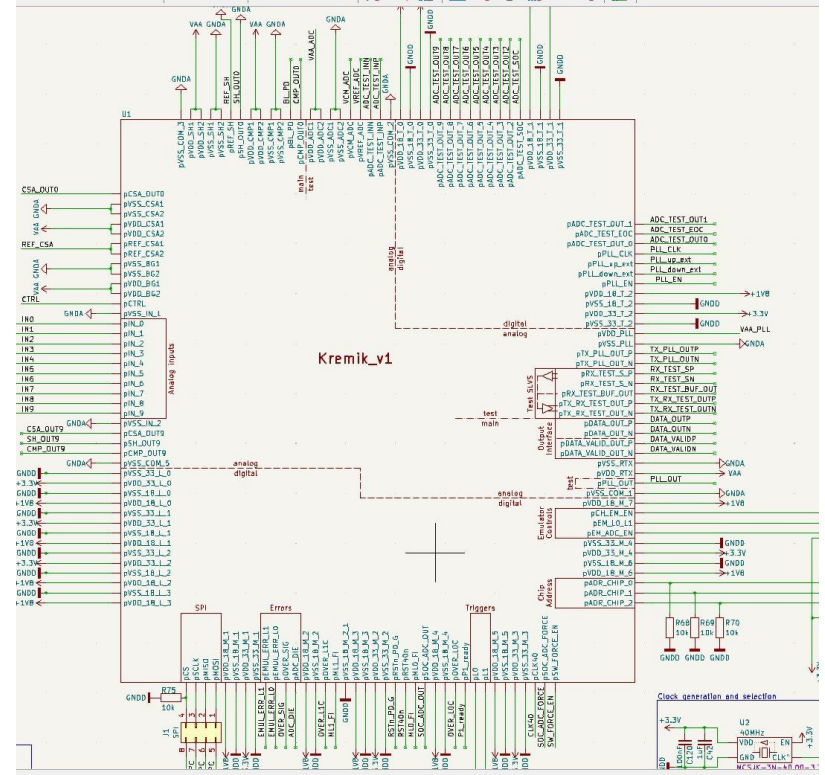


# Прототип СИМС для трековой системы эксперимента VM@N

докладчик Юровский Владимир

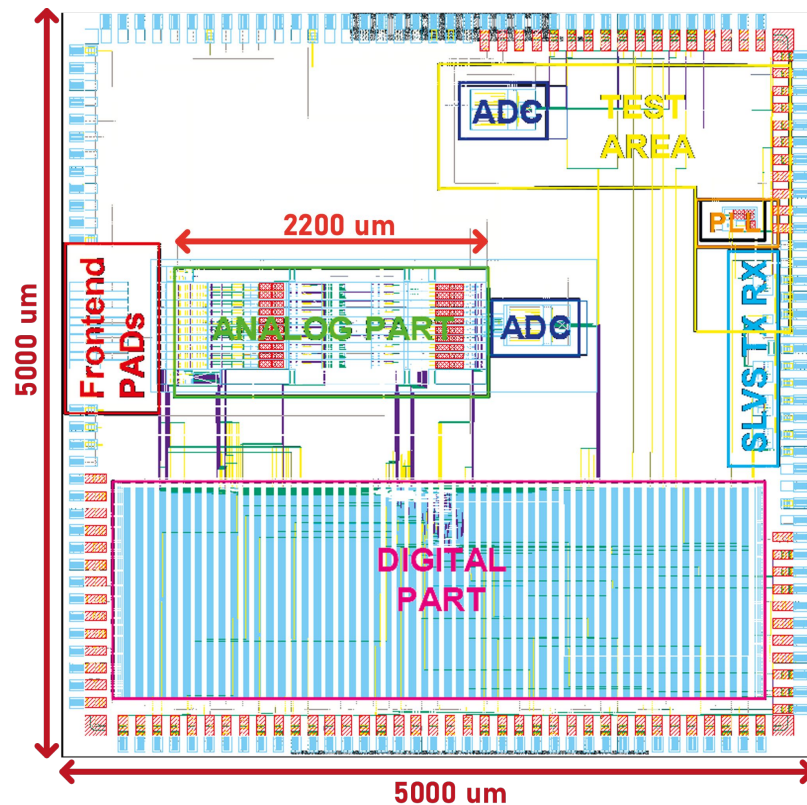
# Краткое описание возможностей СИМС

- 8+2 канала
- Динамический диапазон: 1 - 30 МIP
- Два триггера (L0, L1)
- Тактовая частота 40 МГц
- Питание 1.8V ядро, 3.3V цифровые выходы
- Встроенная система калибровки
- Произведено по КМОП технологии 180 нм компании UMC
- Для тестирования только цифровой части были встроены эмуляторы АЦП и аналоговых каналов



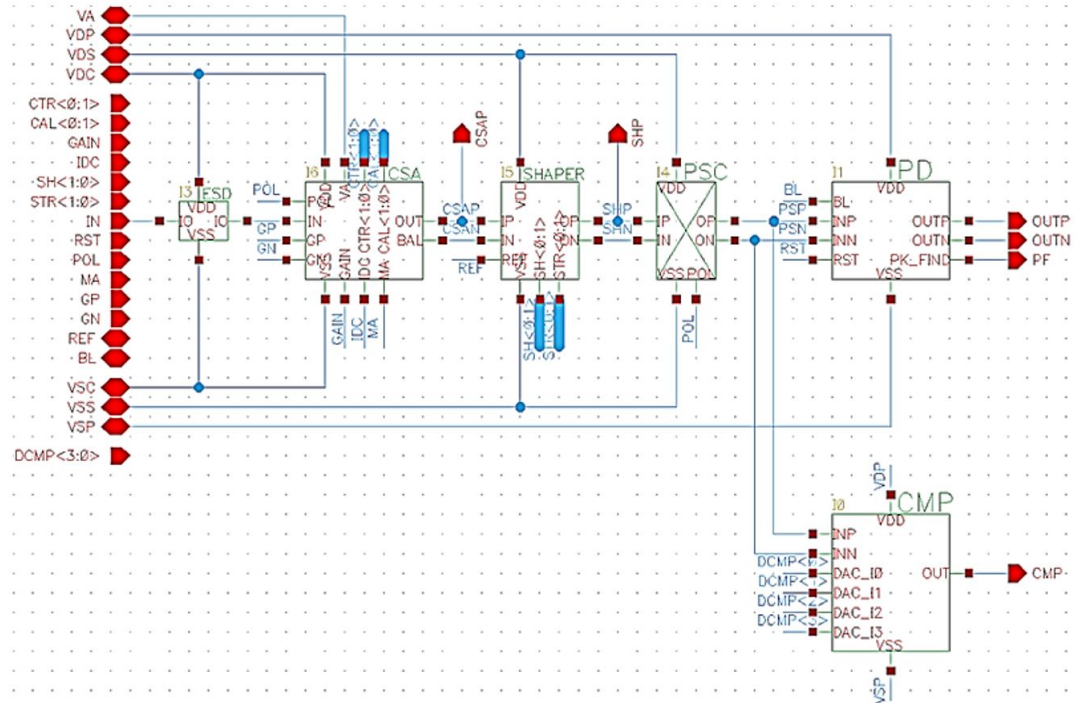
# Топология микросхемы

- Размер кристалла 5x5 мм
- 158 контактных площадок
- Длина аналогового канала 2200 мкм
- Тестовые блоки:
  - АЦП
  - ФАПЧ
  - SLVS приемник и SLVS передатчик
- ESD защита на всех контактных площадках



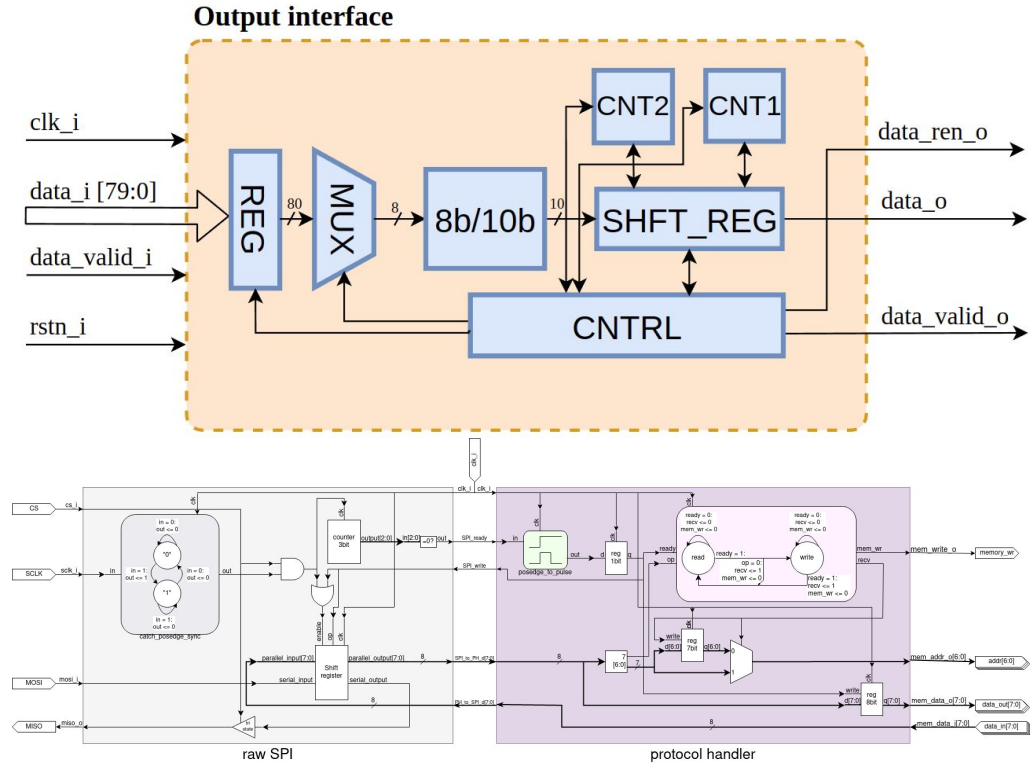
# Структура аналогового канала

- Дифференциальная структура канала, за исключением ЗЧУ
- ЗЧУ
  - Емкость ОС 180, 200 и 220 фФ
- Усилитель-формирователь
  - Время достижения пика 200, 300 или 500 нс
- Коммутатор полярности
- Пиковый детектор
- Компаратор
  - Порог срабатывания 0, 5, 10, 15, 20 мВ



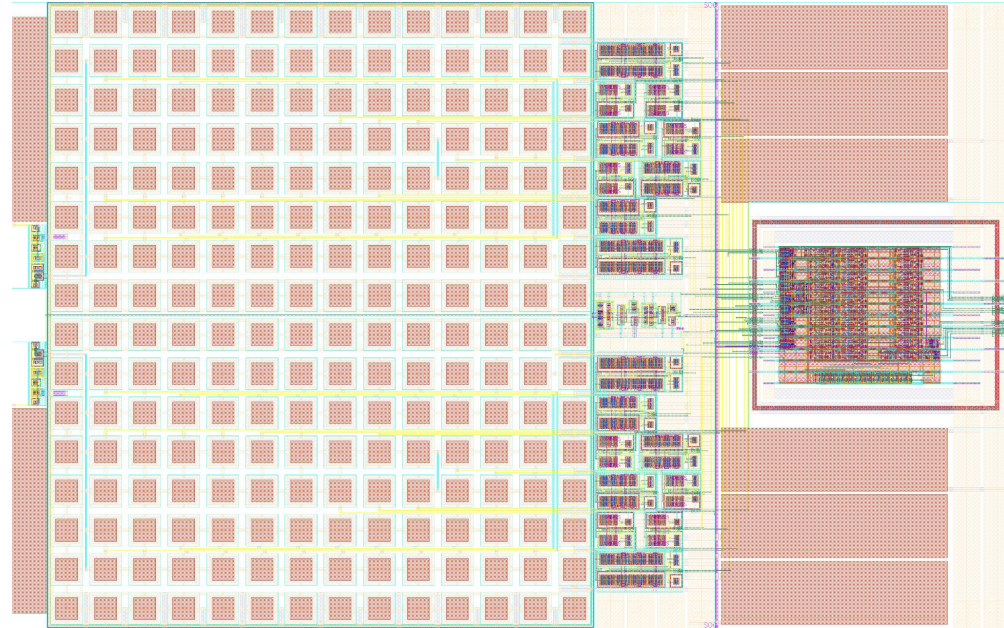
# Цифровые интерфейсы микросхемы

- Выходной интерфейс
  - Физический уровень SLVS
  - 8b10b кодирование
- SPI - slow control
  - CS переводит линию MOSI в состояние HiZ
  - Обмен 8 битными словами
  - Протокол, контролирующий доступ к регистрам микросхемы



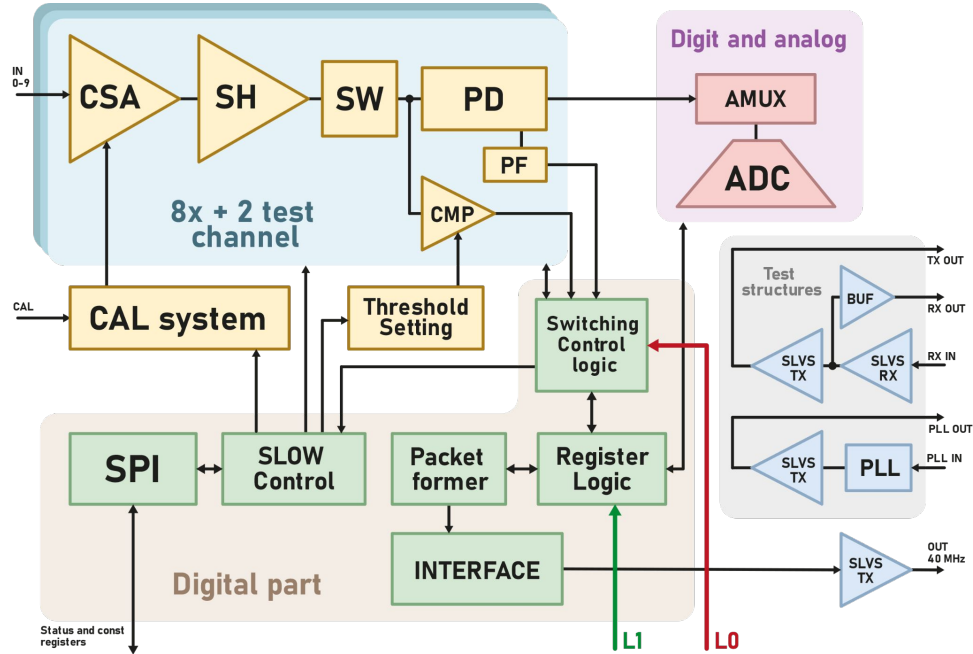
# Структура АЦП

- АЦП последовательного приближения на основе конденсаторной матрицы
- Самотактируемое
- Матрица разделена на две подматрицы 7 и 3 бита
- Разрядность 10 бит
- Время преобразования 40нс



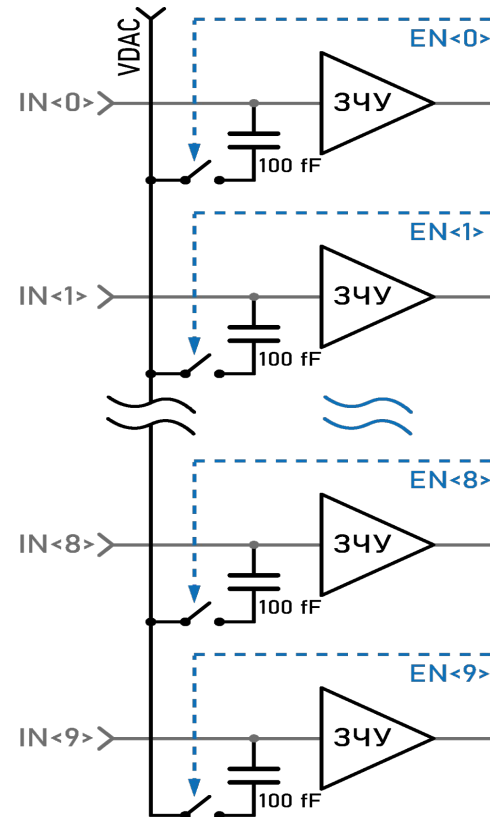
# Принцип работы СИМС

- После срабатывания компаратора и пикового детектора хотя бы на одном канале в течение ~500 нс ожидается приход триггера L0
- После прихода триггера L0 начинается последовательное аналого-цифровое преобразование выходов ПД первых 5 сработавших каналов
- После преобразования в течение 2 мкс ожидается приход триггера L1
- После прихода триггера L1 формируется пакет данных и отправляется через выходной интерфейс



# Встроенная калибровочная система

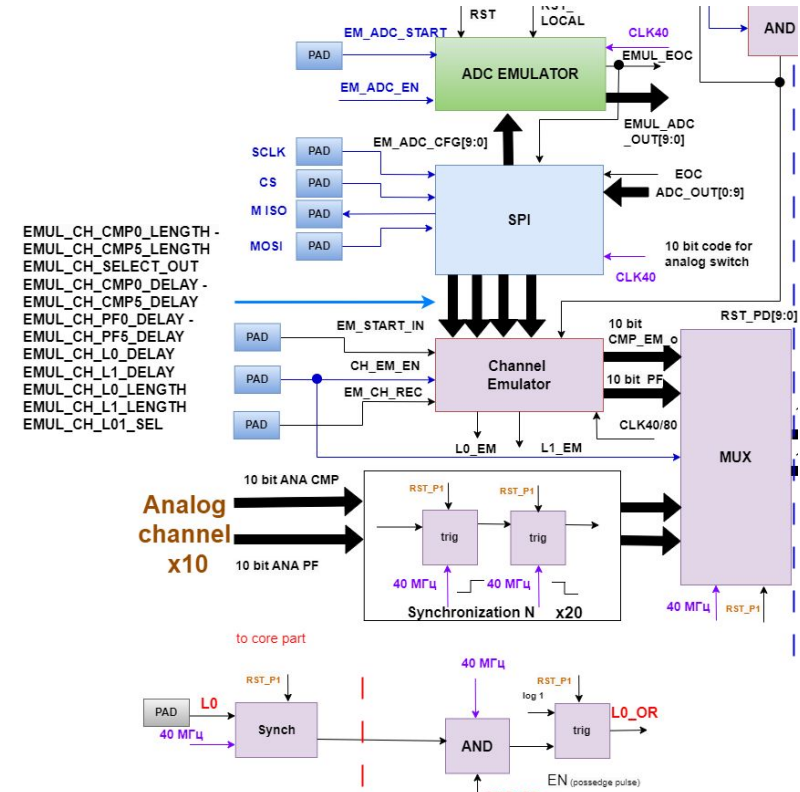
- На входе каждого канала стоит 100 fF конденсатор
- Значение напряжения выставляется с помощью ЦАП
- Через SPI можно управлять, какие каналы будут подключены к калибровочной системе
- Запуск калибровочной системы производится через внешний сигнал CTRL





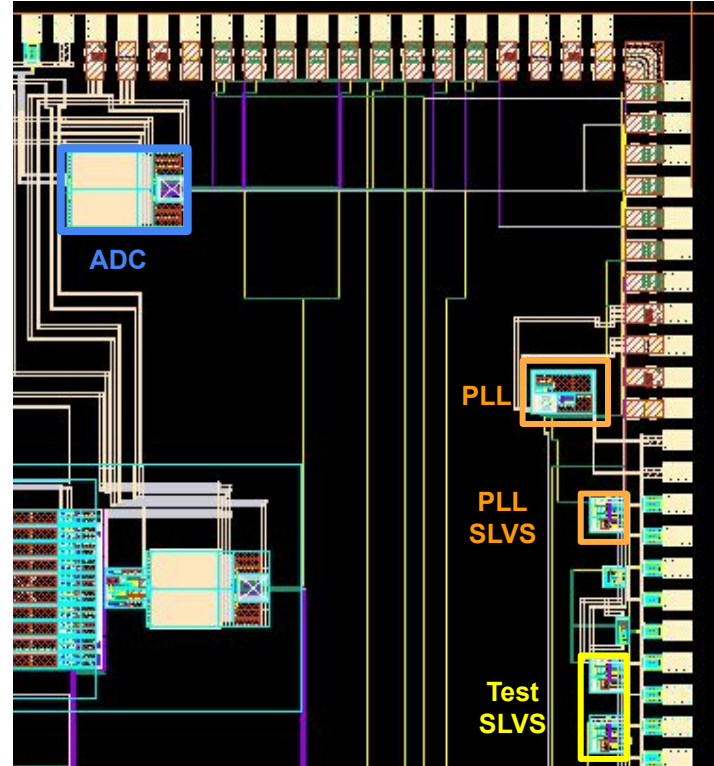
# Эмуляторы, входящие в СИМС

- Эмулятор аналогового канала
  - Генерация сигналов CMP и PF
  - Возможно генерировать сигналы L0 и L1
  - Задержки и длительности сигналов настраиваются через SPI
- Эмулятор АЦП
  - Ожидает сигнала SOC
  - После прихода SOC через время преобразования АЦП генерирует сигнал EOC и выставляет значение внутреннего регистра на шину данных. Значение внутреннего регистра увеличивается на 2 и задается через SPI



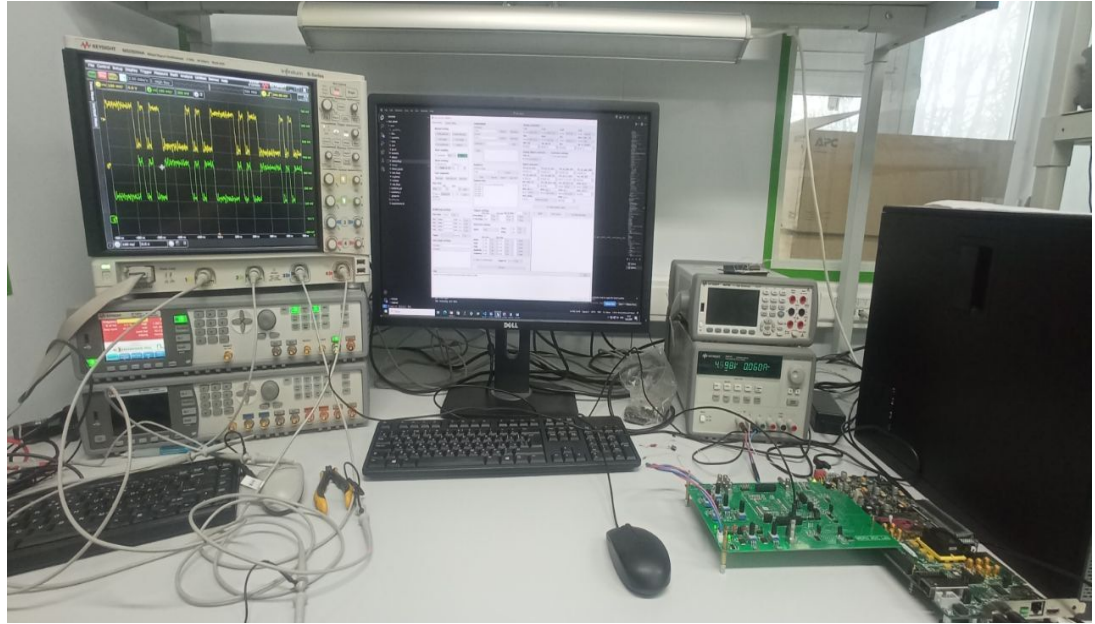
# Тестовые блоки, входящие в СИМС

- ФАПЧ
  - опорная частота 40 МГц
  - выходная частота 320 МГц
- SLVS приемник и SLVS передатчик
  - синфазное напряжение 200 мВ
  - амплитуда 200 мВ
- АЦП



# Тестовый стенд

- Цифровой осциллограф
- Цифровой генератор
- Источники питания
- FPGA
- РСВ с источниками питания и преобразователями уровней
- Персональный компьютер с управляющей программой



# Предварительные результаты тестирования

- Выходной интерфейс работает в статике
- SPI интерфейс работает
- Эмулятор аналогового канала работает
- Цифровая часть - ведется проверка
- ЗЧУ - работает
- Усилитель формирователь - работает, в некоторых режимах питания наблюдается генерация

